

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-110310

(43)Date of publication of application : 30.04.1993

(51)Int.Cl.

H01P 3/08

H01L 23/04

H01P 1/00

H01P 7/06

(21)Application number : 03-266598

(71)Applicant : FUJITSU LTD

(22)Date of filing : 16.10.1991

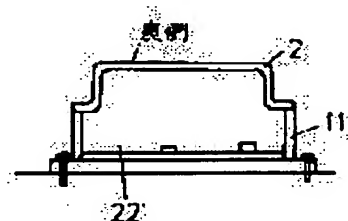
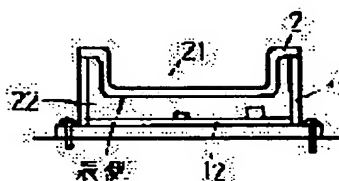
(72)Inventor : CHIBA ATSUSHI

(54) MICROWAVE CIRCUIT

(57)Abstract:

PURPOSE: To prevent a packet or a case from causing the resonance in an operating frequency band of the microwave circuit by covering an opening at a front side or a rear side of a cover so as to change the volume of a space.

CONSTITUTION: A cover 2 having a prescribed size of a recessed part 21 in the vicinity of the middle of the microwave circuit and able to cover the entire opening of the package in the microwave circuit mounted in the inside of the package 11 is provided to cover the opening of the package 11 at the front side or the rear side of the cover 2 thereby allowing the size of spaces 22, 22' surrounded by the package 11 and the cover 2. In this case, when the opening of the package 11 is covered by the front side of the cover 2, the recessed part 21 of the front side enters the space 22 of the package 11, and when the opening of the package 11 is covered by the rear side of the cover 2, the recessed part 21 of the rear side enters the external space in contact with the space of the package 11 thereby deviating the resonance frequency of the package 11 toward high or lower frequencies, then the resonance within the operating frequency band of the microwave circuit is not caused.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

(19)日本国特許庁 (JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開平5-110310

(43)公開日 平成5年(1993)4月30日

(51)Int.Cl. ^s	識別記号	FI
H01P 3/08	4241-5J	
H01L 23/04	G 7220-4M	
	F 7220-4M	
H01P 1/00	Z 4241-5J	
7/06	9183-5J	

審査請求 未請求 請求項の数 1 (全 4 頁)

(21)出願番号 特願平3-266598

(22)出願日 平成3年(1991)10月16日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 千葉 篤

宮城県仙台市青葉区一番町1丁目2番25号

富士通東北デジタル・テクノロジー株式
会社内

(74)代理人 弁理士 井桁 貞一

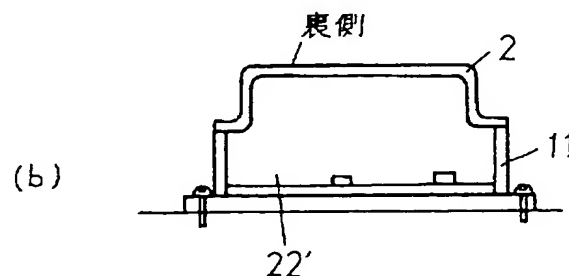
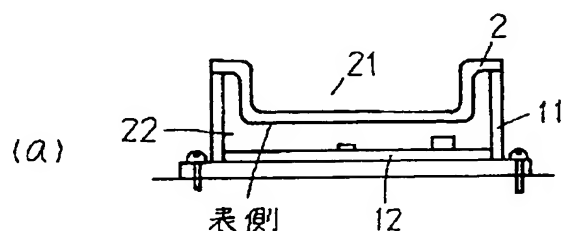
(54)【発明の名称】 マイクロ波回路

(57)【要約】

【目的】 パッケージ、または筐体の実装されたマイクロ波回路に関し、パッケージ、または筐体が、マイクロ波回路の動作周波数帯域内に入る様な共振を起こさない様にすることを目的とする。

【構成】 パッケージ11の内部に実装された、マイクロ波回路において、中央付近に所定の大きさの凹部21を有し、該パッケージの全開口部を覆うことができる蓋を設け、該パッケージの開口部を、該蓋の表側、または裏側で覆って、該パッケージと蓋で囲まれた空間22、22'の大きさを変化できるように構成する。

本発明の原理構成図



【特許請求の範囲】

【請求項 1】 パッケージ(11)の内部に実装された、マイクロ波回路において、中央付近に所定の大きさの凹部(21)を有し、該パッケージの全開口部を覆うことができる蓋(2)を設け、該パッケージの開口部を、該蓋の表側、または裏側で覆って、該パッケージと蓋で囲まれた空間(22, 22')の大きさを変化できる構成にしたことを特徴とするマイクロ波回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、パッケージ、または筐体の実装されたマイクロ波回路に関するものである。

【0002】近年、マイクロ波回路のMIC(マイクロ波集積回路)化が進められているが、MIC化された回路(以下、MIC回路と云う)はパッケージ、または筐体の中に実装された後、フタで密閉される。この時、周囲の金属で囲まれた空洞共振器の中に、マイクロ波回路が配置されたと考えることができる。

【0003】そこで、空洞共振器の共振周波数がこの回路の動作周波数範囲に入っていると、マイクロ波回路を動作させた時、この回路を通るマイクロ波のうち、上記の共振周波数とほぼ等しい周波数成分の波で共振が生じてレベルが落ち込み、周波数特性が劣化することがあった。

【0004】そこで、パッケージ、または筐体が、マイクロ波回路の動作周波数帯域内に入る様な共振を起こさない様にする必要がある。

【0005】

【従来の技術】図4は従来例の構成図である。以下、MIC回路は動作中として図の動作を説明する。

【0006】図において、取り付け穴116が設けられた取り付け部分111を有するパッケージ11の中には、マイクロストリップ線路部分、入出力整合部分が形成された誘電体基板やトランジスタなどを有する回路(図示せず)が実装されている。

【0007】また、パッケージの左右の側面112に設けた四角部分114、115は端子で、誘電体基板からの電源供給、信号入出力などの線(図示せず)が接続されている。そして、蓋14がこのパッケージの開口部分113を丁度、覆う様になっている。

【0008】今、パッケージ11及び蓋14で構成された空洞共振器の共振周波数が、実装されたMIC回路の動作周波数範囲内に入っているとすると、上記の様に、周波数特性が劣化するので、この共振周波数が帯域外になる様にシフトする必要がある。

【0009】そこで、MIC回路が搭載されている基板上に、例えば誘電体素子13を実装することにより、上記の空洞共振器内部の電界の一部を誘電体素子に集中させて内部の電界分布を変化させ、空洞共振器の共振周波数を

低い方にシフトする。

【0010】また、フタの裏面に電波の吸収体141を張り付けて電波を吸収することにより、内部の電界を殆ど0にして共振が発生しない様にしていた。

【0011】

【発明が解決しようとする課題】上記の様に、パッケージや筐体内部に誘電体素子や電波吸収体を実装するには、実装スペースを確保しなければならないが、これを確保することが困難な場合が多いと云う問題がある。

10 【0012】本発明は、パッケージ、または筐体が、マイクロ波回路の動作周波数帯域内に入る様な共振を起こさない様にすることを目的とする。

【0013】

【課題を解決するための手段】図1は本発明の原理構成図で、(a)はマイクロ波を実装したパッケージに、蓋を表側にして覆った時の断面図、(b)はマイクロ波を実装したパッケージに、蓋を裏側にして覆った時の断面図である。

20 【0014】図中、2は中央付近に所定の大きさの凹部を有し、該パッケージの全開口部を覆うことができる蓋、11はパッケージである。そして、パッケージの開口部を、該蓋の表側、または裏側で覆って、該パッケージと蓋で囲まれた空間の大きさを変化できる構成にした。

【0015】

【作用】本発明は、マイクロ波回路を実装するパッケージの蓋として、中央付近に所定の大きさの凹部を有し、パッケージの全開口部を覆うことができる大きさを持たせる。

【0016】そして、蓋の表側でパッケージの開口部を覆うと、この表側の凹部21がパッケージの空間部分22に入り込むので、上記空洞共振器の内部空間の大きさが従来例よりも小さくなる。(図1の(a)参照)。

【0017】そこで、パッケージの中に実装された誘電体基板12の、内部空間に占める割合が従来例よりも大きくなって波長短縮の効果が増加し、最低共振モードであるTE₁₁₁モードの周波数が低くなる。

【0018】一方、蓋の裏側でパッケージの開口部を覆うと、この裏側がパッケージの空間部分に接する外部空間部分に入り込むので、上記空洞共振器の内部空間の大きさが従来例よりも大きくなる(図1の(b)参照)。

【0019】そこで、上記と逆になり、波長短縮の効果が小さくなり、空洞共振器の共振周波数が高くなる。つまり、空洞共振器の共振周波数を高く、または低くすることができるので、パッケージ、または筐体が、マイクロ波回路の動作周波数帯域内に入る様な共振を起こすのを避けることが可能となる。

【0020】

【実施例】図2は本発明の実施例の構成図で、(a)はマイクロ波を実装したパッケージに、蓋の表側で覆った時の正面図で、(b)は(a)のA-A'断面図である。また、

図 3 は本発明の別の実施例の構成図で、(a) はマイクロ波を実装したパッケージに、蓋の裏側で覆った時の正面図で、(b) は(a) のB- B' 断面図である。

【0021】ここで、全部を通じて同一符号は同一対称物を示す。以下、図 2、図 3 の構成を説明する。先ず、図 2 に示す様に、取り付け部分 111 を有するパッケージの中には、マイクロストリップ線路部分や入出力整合部分が形成された誘電体基板 12 やトランジスタなどを有する MIC 回路(図示せず) が実装されている。

【0022】また、中央付近に所定の大きさの凹部 21 を有し、該パッケージの全開口部を覆うことができる、例えば厚さ 0.5mm の金属製の蓋 2 の表側が、図 2 の(b) に示す様に、パッケージの空間部分 22 に入り込んでいる。

【0023】この時のパッケージの空間部分 22 は、点線で示した従来例の空間部分よりも狭くなるので、誘電体基板 12 の空間部分 22 に対する割合が増加し、上記の様に空洞共振器の共振周波数が低い方にずれる。

【0024】次に、図 3 の(b) に示す様に、金属製の蓋 2 の裏側が、パッケージの空間部分と接する外部空間部分に入り込んでいる。この時のパッケージの空間部分 22 は点線で示した従来例の空間部分よりも大きくなるので、図 2 の場合と異なり、空洞共振器の共振周波数が高い方にずれる。

【0025】つまり、金属製の蓋の表側、または裏側でパッケージの開口部を覆うことにより、パッケージの共振周波数が高い方、または低い方にずらすことができる

ので、マイクロ波回路の動作周波数帯域内に入る様な共振が起きない。

【0026】

【発明の効果】以上詳細に説明した様に本発明によれば、パッケージ、または筐体が、マイクロ波回路の動作周波数帯域内に入る様な共振を起こさない様にすることができると云う効果がある。

【図面の簡単な説明】

【図 1】本発明の原理構成図で、(a) はマイクロ波を実装したパッケージに、蓋を表側にして覆った時の断面図、(b) はマイクロ波を実装したパッケージに、蓋を裏側にして覆った時の断面図である。

【図 2】本発明の実施例の構成図で、(a) はマイクロ波を実装したパッケージに、蓋を表側にして覆った時の正面図で、(b) は(a) のA- A' 断面図である。

【図 3】本発明の別の実施例の構成図で、(a) はマイクロ波を実装したパッケージに、上記の蓋を裏側にして覆った時の正面図で、(b) は(a) のB- B' 断面図である。

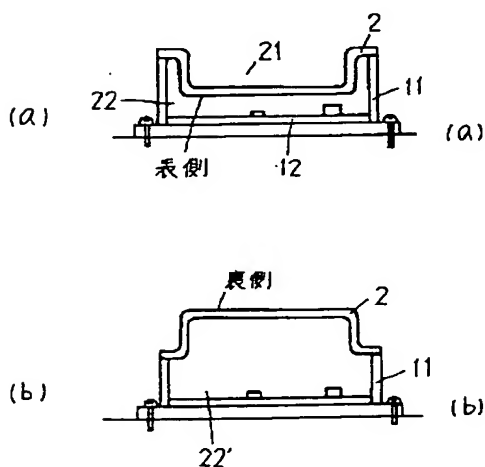
【図 4】従来例の構成図である。

【符号の説明】

- 2 蓋
- 11 パッケージ
- 12 誘電体基板
- 21 凹部
- 22, 22' 空間

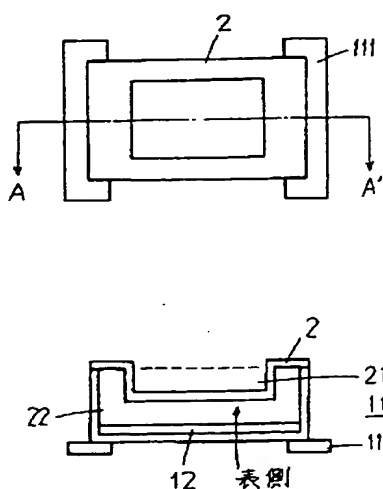
【図 1】

本発明の原理構成図



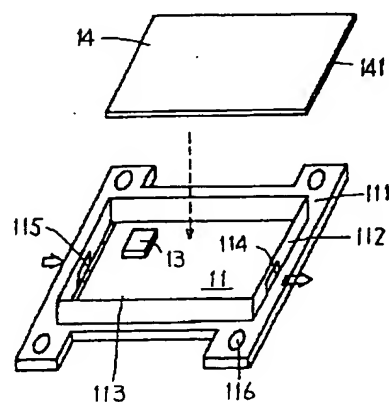
【図 2】

本発明の実施例の構成図



【図 4】

従来例の構成図



【図 3】

本発明の別の実施例の構成図

